

IMAGE SENSOR

Publication number: JP2000092398

Publication date: 2000-03-31

Inventor: NOGUCHI TAKASHI; KUROSAWA TOSHIRO

Applicant: TOKYO SEIMITSU CO LTD

Classification:

- International: H04N5/335; H04N1/024; H04N1/04; H04N1/413;
H04N3/15; H04N5/335; H04N1/024; H04N1/04;
H04N1/413; H04N3/15; (IPC1-7): H04N5/335;
H04N1/04; H04N1/413

- European: H04N3/15D; H04N3/15F

Application number: JP19980255655 19980909

Priority number(s): JP19980255655 19980909; CA19982244276 19980910;
EP19980117139 19980910; KR19980036045 19980902;
US19980149658 19980909

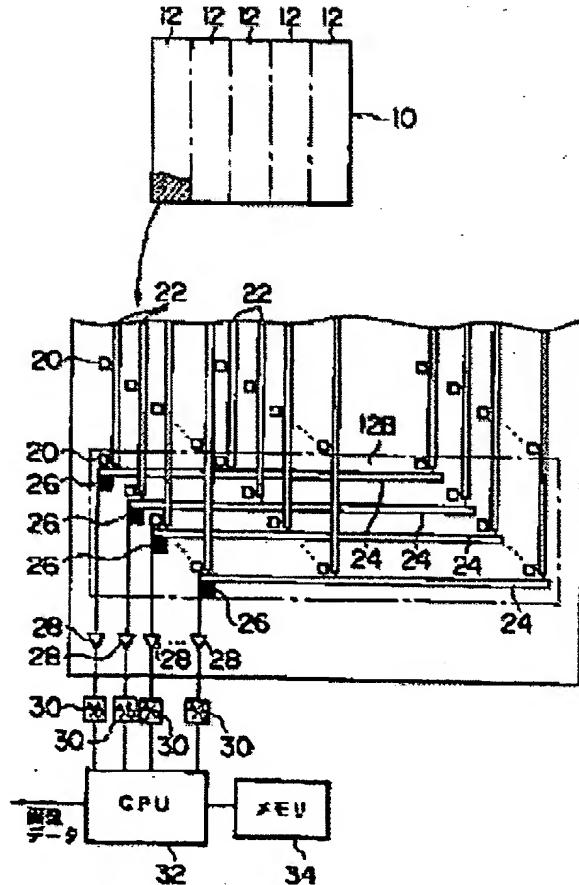
Also published as:

EP0986247 (A)
US6504574 (B)
CA2244276 (A)

[Report a data error](#)

Abstract of JP2000092398

PROBLEM TO BE SOLVED: To provide an image sensor where high speed scanning is available. **SOLUTION:** This image sensor employs a TDI technology in principle, and photosensors 20 laid out diagonally are placed periodically in every direction in a sensor section 10. Signal charges read from the photosensors 20 of each column are sequentially transferred in vertical direction by a vertical CCD shift register 22 for each column to a horizontal CCD shift register 24. The horizontal CCD shift register 24 is provided to each line of the photosensors laid out diagonally and outputs the signal charge to an A/D converter 30, which converts the signal charge into a digital signal. Thus, a data quantity processed by the single A/D converter 30 is small and the scanning speed is increased. Furthermore, applying of this image sensor to a confocal microscope makes it possible to obtain an image with high resolution while increasing the scanning speed.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-92398

(P2000-92398A)

(43)公開日 平成12年3月31日 (2000.3.31)

(51) Int.Cl.
H 04 N 5/335
1/04
1/413

識別記号

F I
H 04 N 5/335
1/413
1/04

テマコト[®] (参考)
Z 5 C 0 2 4
A 5 C 0 7 2
B 5 C 0 7 8

(21)出願番号 特願平10-255655
(22)出願日 平成10年9月9日 (1998.9.9)

審査請求 有 請求項の数2 OL (全9頁)

(71)出願人 000151494
株式会社東京精密
東京都三鷹市下連雀9丁目7番1号
(72)発明者 野口 俊
東京都三鷹市下連雀9丁目7番1号 株式
会社東京精密内
(72)発明者 黒沢 俊郎
東京都三鷹市下連雀9丁目7番1号 株式
会社東京精密内
(74)代理人 100083116
弁理士 松浦 憲三

最終頁に続く

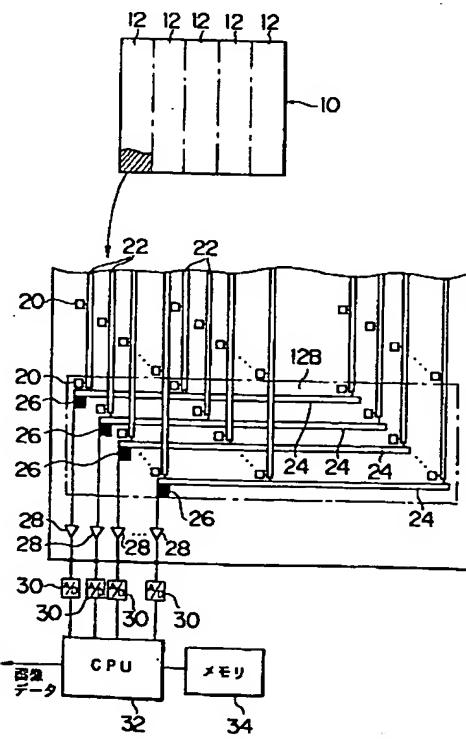
(54)【発明の名称】 イメージセンサ

(57)【要約】

【課題】高速スキャンを可能にするイメージセンサを提供する。

【解決手段】本発明に係るイメージセンサは原理的にT D Iの技術が適用され、センサ部10は対角状に配列されたフォトセンサ20が上下左右に周期的に配設される。各列のフォトセンサ20から読み出された信号電荷は各列毎に垂直CCDシフトレジスタ22により垂直方向に順次転送され、水平CCDシフトレジスタ24に移される。水平CCDシフトレジスタ24は、対角状に配列されたフォトセンサの各ライン毎に設けられ、それぞれ別々に信号電荷をA/D変換器30に出力してデジタル信号に変化する。従って、1つのA/D変換器30が処理するデータ量が少なくスキャン速度を高速にすることができる。また、このようなイメージセンサを共焦点顕微鏡に適用すれば、スキャン速度が高速で且つ高解像度の画像を得ることが出来る。

JP04-0100
JP
'08.8.26
QA



1

2

【特許請求の範囲】

【請求項1】 画像光を受光するフォトセンサがスキャン方向と直交するライン方向にライン状に配列されるとともに、該ライン状に配列されたフォトセンサがスキャン方向に複数配列された受光部であって、前記フォトセンサを複数隣接させて配列すると共に、該複数隣接させて配列したフォトセンサの集合を所定距離以上離間させて配列した受光部と、

前記スキャン方向の各列毎に設けられ、フォトセンサから読み出された電荷をスキャン速度と同期させてスキャン方向に転送するとともに、同列のフォトセンサから読み出された同一画像を示す電荷を重畳するスキャン方向電荷転送部と、

前記スキャン方向電荷転送部から送出される電荷を所定列おきにライン方向に転送する複数のライン方向電荷転送部と、

前記ライン方向電荷転送部から送出される複数の電荷列をそれぞれデジタル信号に変換するデジタル信号変換部と、

前記デジタル信号変換部から出力されたデジタル信号に基づいて画像信号を生成する画像信号生成部と、

からなることを特徴とするイメージセンサ。

【請求項2】 共焦点顕微鏡で観測される被写体を撮像する撮像手段として用いられるイメージセンサであつて、

画像光を受光するフォトセンサがスキャン方向と直交するライン方向にライン状に配列されるとともに、該ライン状に配列されたフォトセンサがスキャン方向に複数配列された受光部と、

前記スキャン方向の各列毎に設けられ、フォトセンサから読み出された電荷をスキャン速度と同期させてスキャン方向に転送するとともに、同列のフォトセンサから読み出された同一画像を示す電荷を重畳するスキャン方向電荷転送部と、

前記スキャン方向電荷転送部から送出される電荷を所定列おきにライン方向に転送する複数のライン方向電荷転送部と、

前記ライン方向電荷転送部から送出される複数の電荷列をそれぞれデジタル信号に変換するデジタル信号変換部と、

前記デジタル信号変換部から出力されたデジタル信号に基づいて画像信号を生成する画像信号生成部と、

からなることを特徴とするイメージセンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はイメージセンサに係り、特に高速でスキャンできるT D Iスキャンを利用したイメージセンサに関する。

【0002】

【従来の技術】 C C D ラインセンサは、画像光を受光す

るフォトセンサがライン状に配列された1次元センサである。このC C D ラインセンサによって2次元的に広がる画像を撮像する場合にはC C D ラインセンサ又は被写体を移動させて被写体を1ラインづつ順次撮像する。このようなC C D ラインセンサを使用したスキャナは、従来、コピー機や製品検査（F A）などに使用されている。

【0003】 しかしながら、C C D ラインセンサによって高速に移動する被写体を撮影する場合や、C C D ラインセンサを高速に移動させて被写体を撮影する場合等の高速スキャンを行う場合、各ライン毎に高速で電荷の蓄積と転送を繰り返し行わなければならず、1ライン当たりに電荷を蓄積できる時間が短くなる。このため、得られる画像の光量が不足するという問題がある。

【0004】 このため、高速で被写体をスキャンする場合にはT D I (Time Delay Integration) センサが用いられる。T D I センサは、C C D ラインセンサがスキャン方向に複数段配列されたもので、各ラインのC C D に蓄積した信号電荷を画像の移動と同期させて次のラインのC C D に転送する。これにより、信号電荷は複数のC C D において重畳され、結果的に高速スキャンにおいても光量を十分に満足する画像が得られるようになる。

【0005】

【発明が解決しようとする課題】 しかしながら、上記T D I センサにおいてもスキャン速度には限界がある。この要因の一つとして、C C D に蓄積された信号電荷を外部にシフトできる速度に限界があることが挙げられる。即ち、各ラインの信号電荷は最終的にシリアルのアナログ信号として外部に掃きだされ、A / D 変換器によってデジタル信号に変換されるが、A / D 変換器の処理能力の限界により、スキャン速度をある限界以上に上げることができない。

【0006】 そこで従来、スキャン速度の高速性を向上させるために、1ラインを複数のパッチに分割し、各パッチ毎に蓄積した電荷をシリアルのアナログ信号として掃きだし各パッチ毎に設けられたA / D 変換器によりデジタル信号に変換するようにしているものがある。しかしこの場合でもパッチとして分割できる幅に限界があり、更に高速スキャンが望まれる場合には不十分であった。

【0007】 本発明はこのような事情に鑑みてなされたもので、高速スキャンを可能にするイメージセンサを提供することを目的とする。

【0008】

【課題を解決するための手段】 本発明は上記目的を達成するために、画像光を受光するフォトセンサがスキャン方向と直交するライン方向にライン状に配列されるとともに、該ライン状に配列されたフォトセンサがスキャン方向に複数配列された受光部であって、前記フォトセン

サを複数隣接させて配列すると共に、該複数隣接させて配列したフォトセンサの集合を所定距離以上離間させて配列した受光部と、前記スキャン方向の各列毎に設けられ、フォトセンサから読み出された電荷をスキャン速度と同期させてスキャン方向に転送するとともに、同列のフォトセンサから読み出された同一画像を示す電荷を重畳するスキャン方向電荷転送部と、前記スキャン方向電荷転送部から送出される電荷を所定列おきにライン方向に転送する複数のライン方向電荷転送部と、前記ライン方向電荷転送部から送出される複数の電荷列をそれぞれデジタル信号に変換するデジタル信号変換部と、前記デジタル信号変換部から出力されたデジタル信号に基づいて画像信号を生成する画像信号生成部と、からなることを特徴としている。

【0009】本発明によれば、フォトセンサから読み出した電荷をスキャン速度と同期させてスキャン方向に転送するとともに同列のフォトセンサから読み出した同一画像を示す電荷を重畳する。そして、スキャン方向に転送した電荷を所定列おきのライン方向の電荷列に生成し、スキャン方向の各列を転送した電荷を複数の電荷列でライン方向に転送する。そして、各電荷列をそれぞれ独立にデジタル信号に変換し、このデジタル信号に基づいて画像信号を生成する。

【0010】これにより、1ライン分の画像を示す電荷列を複数の処理回路によりデジタル信号に変換することができるため、1つの処理回路が処理しなければならないデータ量を減少させることができ、スキャン速度を高速にすることができる。また、例えば、撮影画像の解像度を向上させるために受光部の前面にピンホールをおいた場合にはピンホールの位置に合わせてフォトセンサを配列すればよいが、この場合に本発明のようにフォトセンサを複数隣接させて配列すると共に、該複数隣接させて配列したフォトセンサの集合を所定距離以上離間させて配列する構成をとることで、ピンホールの位置に単に1つのフォトセンサを配列するよりも各受光点における受光面積を大きくすることができ、かつ、1つのフォトセンサの受光面積を大きくした場合に比べて解像度の低下を招くといった不具合もない。更に、フォトセンサの集合を離間させて配列することにより、周辺の回路の位置をずらして各フォトセンサの受光面を大きくすることもできる。

【0011】また、請求項2に記載の発明は、共焦点顕微鏡で観測される被写体を撮像する撮像手段として用いられるイメージセンサであって、画像光を受光するフォトセンサがスキャン方向と直交するライン方向にライン状に配列されるとともに、該ライン状に配列されたフォトセンサがスキャン方向に複数配列された受光部と、前記スキャン方向の各列毎に設けられ、フォトセンサから読み出された電荷をスキャン速度と同期させてスキャン方向に転送するとともに、同列のフォトセンサから読み

出された同一画像を示す電荷を重畳するスキャン方向電荷転送部と、前記スキャン方向電荷転送部から送出される電荷を所定列おきにライン方向に転送する複数のライン方向電荷転送部と、前記ライン方向電荷転送部から送出される複数の電荷列をそれぞれデジタル信号に変換するデジタル信号変換部と、前記デジタル信号変換部から出力されたデジタル信号に基づいて画像信号を生成する画像信号生成部と、からなることを特徴としている。

【0012】本発明によれば、共焦点顕微鏡においてこのような請求項2に記載のイメージセンサを使用することにより、共焦点顕微鏡におけるスキャン速度を高速にすることができます。

【0013】

【発明の実施の形態】以下添付図面に従って本発明に係るイメージセンサの好ましい実施の形態について詳説する。図1は本発明に係るイメージセンサの一実施の形態のセンサ部の構成を示した図である。同図に示すセンサ部10は、ライン状に配列されたフォトセンサを多段に並べた回路基盤であり、基本的にT D Iスキャナセンサの技術が適用される。同図に示すようにセンサ部10は、被写体11に対して垂直上方(矢印Aで示す方向)に相対的に移動し、被写体の画像を垂直下向きスキャンする。そして、各ラインのフォトセンサによって得た信号電荷をスキャン速度と同期させて垂直方向(信号電荷の転送の様子を矢印A'で示す方向)に順次転送するとともに、同一画像の信号電荷を同列のフォトセンサによって順次加算し信号電荷を増加させる。

【0014】また、上記センサ部10はフォトセンサによって得られた1ライン分の信号電荷を複数の処理系で平行処理するパッチ12、12、12、…に分割される。各パッチ12は、同一素子配列の同一回路で構成され、各パッチ12毎に別個に信号電荷を転送する。上述のように垂直方向に順次転送されて最終段に到達した信号電荷は次に各パッチ内において水平方向(同図矢印Bで示す方向)に順次転送され、パッチ12毎に設けられた後段のA/D変換器14に出力されてデジタル信号に変換される。従って、A/D変換器14が処理しなければならないデータ量がパッチに分割しない場合に比べて少ないと、データ処理速度を速めることができ、スキャン速度を高速にすることができるようになる。また、後述するように各パッチ12においてA/D変換器14を複数のA/D変換器で構成し、各パッチ12内においてもデータを分割して処理するようにしているため、更にスキャン速度の高速化が図られる。

【0015】次に1つのパッチ12に着目して本発明に係るイメージセンサの構成の詳細について説明する。図2はセンサ部10のパッチ12の一部の構成を拡大して示した図である。パッチ12内には、複数のフォトセンサ20、20、20、…と複数の垂直CCDシフトレジスタ22、22、22、…が配設される。フォトセンサ

20、20、20、…の配列は、区画12A、12A、12A…の領域内に示されるフォトセンサ20、20、20…の配列を基本配列として、縦横に繰り返し配設される。

【0016】パッチ12のある区画12Aに着目すると、フォトセンサ20、20、20、…は対角状に配設される。具体的には、区画12Aの一部を拡大した図3に示すように、あるラインのフォトセンサ20に対して、ライン方向(水平方向)に1画素、スキャン方向にSライン(ステージ)離れた位置に順次フォトセンサ20が配設される。尚、被写体の画像が1つのセル幅を移動する時間毎に各セル22Aに蓄積されている信号電荷が1セルづつシフトし、各フォトセンサ20で次のラインの画像の信号電荷が取り込まれるため、スキャン方向のライン数は垂直CCDシフトレジスタ22のセル22Aの数によって決まる。

【0017】このようなフォトセンサ20の配列は、スキャン速度を高速にすることとは本質的に関係はないが、例えば、画像の解像度を上げるためにピンホールをフォトセンサの前面に挿入する場合に特に有効である。この場合、隣接するピンホールはある程度の間隔をもって配置させる必要があるため、それに合わせて同図に示すようにフォトセンサが離間して配置される。尚、フォトセンサ20の配列はこれに限らずピンホールの穴の配列に合わせるようにすればよい。また、ピンホールを使用するしないに係わらずフォトセンサを離間して設置することにより、各フォトセンサ20の周辺の素子の配置をずらして各フォトセンサ20の受光面を大きくすることができるため、受光量を増加させることができるという効果がある。

【0018】また、フォトセンサ20の配列の一例として、例えば、図4に示すように、フォトセンサ20を複数隣接させて配置するようにしてもよい。図4に示すフォトセンサ20の配列によれば、各受光点における受光面積を大きくすることができ、かつ、1つのフォトセンサ20の受光面積を大きくした場合よりも解像度の低下を招くことなく、ピンホールを通過した光を有効に信号電荷に変換することができる。

【0019】更に、高速スキャンのみを目的とする場合には、従来と同様に全てのCCDセル22Aにフォトセンサを設けてもよい。さて、上述の如く配列された各フォトセンサ20に入射した画像光は光電変換されて光電流となる。そして、この光電流は、図示しない蓄積電極に蓄積されて信号電荷となり、蓄積時間が経過すると、シフトゲートパルスにより垂直方向の垂直CCDシフトレジスタ22に移される。そして、垂直CCDシフトレジスタ22に移された信号電荷はスキャン速度に同期した垂直転送パルスにより垂直方向に順次転送される。また、各フォトセンサ20から信号電荷が移されるCCDセルでは、同一ラインの画像の信号電荷が順次加算され

ていく。

【0020】このようにして垂直CCDシフトレジスタ22を転送された信号電荷は、最終的に水平方向の水平CCDシフトレジスタに移される。図5は、上記パッチ12の後段に設けられる水平CCDシフトレジスタの構成を示した図である。同図に示すように水平CCDシフトレジスタ24、24、24、…は、上記フォトセンサ20の基本配列を示す最後段の水平転送区画12Bに設けられ、フォトセンサ20、20、20、…が配列されている各ライン毎に配設される。

【0021】各垂直CCDシフトレジスタ22を転送してきた信号電荷は、各列の最後段のフォトセンサ20の位置に設けられたこれらの水平CCDシフトレジスタ24、24、24、…に移され、水平転送パルスにより水平方向に順次シフトされる。そして、各水平CCDシフトレジスタ24、24、24、…から掃きだされた信号電荷は、各水平CCDシフトレジスタ24毎にフローティングキャバシタ26、26、26、…によって電圧信号に変換された後、プリアンプ28、28、28、…により増幅されA/D変換器30、30、30、…に入力される。そして、A/D変換器30、30、30、…によりデジタル信号に変換される。

【0022】このように、各パッチ12内においても、基本配列の同一ライン上のフォトセンサ20毎に別個に設けられたA/D変換器30、30、30、…によりA/D変換するため、各A/D変換器30、30、30、…で処理するデータ量を少なくすることができ、スキャン速度を高速にすることができます。ところで、1ライン分の画像データは、上述のように複数の水平CCDシフトレジスタ24、24、24、…により複数の画素データに分割されるとともに、所定の時間間隔においてA/D変換器30、30、30、…から出力されるため、各A/D変換器30、30、30、…から出力されるデータを遅延させて1ライン分の画像データを合成する必要がある。

【0023】そこで同図に示すCPU32は、各A/D変換器から出力されたデジタル信号を入力してメモリ34に一旦格納し、1ライン分の画素データが得られると、これらの画素データをメモリから読みだして1ライン分の画像データを構成し、後段の処理回路に出力する。ここで、あるラインの画像に着目すると、この画像の各画素の信号電荷は垂直CCDシフトレジスタ22の同一ライン上のCCDセルをスキャン方向に移動する。そして、それぞれ水平転送区画12Bの各水平CCDシフトレジスタ24、24、24、…に到達すると画素の位置に応じた水平シフトレジスタ24、24、24、…に移される。従って、水平CCDシフトレジスタ24の位置が異なる画素間では、これらの間を転送する分だけ画素データが得られる時間が遅延する。

【0024】図6は水平転送区画のフォトセンサ20、

20、20、…の配列を示した図である。同図に示すように左上から縦方向にN番目、横方向にM番目のフォトセンサを(N, M)とする。また、時刻T_iにおける各フォトセンサの位置の信号電荷によって得られる画素データを(N, M, T_i)とする。時刻T_iのとき、着目している画像の信号電荷が最上段のフォトセンサ(1, M)のライン上にあるとすると、この画像のこれらのフォトセンサ(1, M)の位置の画素データは(1, M, T_i)となる(Mは1からmまでの整数)。

【0025】次に、時刻T_{i+s}において着目している画像の信号電荷はフォトセンサ(2, M)のライン上に転送される。尚、T_iはiが1増加する毎に信号電荷がスキャン方向に1ラインシフトされる時刻であり、Sは図3に示したようにフォトセンサ20のスキャン方向の間隔をライン数で示した値である。従って、着目している画像のこれらのフォトセンサ(2, M)の位置の画素データは(2, M, T_{i+s})として得られる。

【0026】同様にして、時刻T_{i+s(n-1)}において着目している画像の信号電荷は最終段のフォトセンサ(n, M)のライン上まで転送され、着目している画像のこれらのフォトセンサ(n, M)の位置の画素データは(n, M, T_{i+s(n-1)})として得られる。結局、同一ライン上の画素のデータは、(N, M, T_{i+s(n-1)})の画素データによって構成される。但し、Nは1からnまでの整数、Mは1からmまでの整数をとる。

【0027】そこで、CPU32は、メモリ34に記録した画素データからこれらの(N, M, T_{i+s(n-1)})で示される画素データを抽出することにより、1ライン分の画像データ(画像信号)を構成する。尚、上記説明は各パッチ12内における処理であるが、各パッチ12において得られた画像データを結合することにより、センサ部10全体の画像データを得ることができる。

【0028】以上、上記実施の形態では、同一ラインの画像の画素データを各水平CCDシフトレジスタ24、24、24、…から所定時間間隔毎に得ていたが、図5において示した水平転送区画12Bを図7に示す水平転送区画12Cで示す構成にし、各列の信号電荷を垂直CCDシフトレジスタ22、22、22、…により最終ラインまで転送するように構成してもよい。この場合、同一ラインの画像の信号電荷は水平CCDシフトレジスタ24、24、24、…に同時に移されるため、同一ラインの画像の各画素データは同時に得られる。

【0029】また、上記実施の形態で説明したイメージセンサは、例えば半導体ウェーハ表面に描画されたパターンの良否を検査するインスペクションマシン等において使用される共焦点顕微鏡の撮像手段として用いることができる。図8は、その共焦点顕微鏡の構成を示した図である。同図に示す符号100は照明光線を射出する光源、符号102は照明光を均等に分散させるコンデンサレンズ、符号103は照明光線と観察光線とを分離する

分離鏡、符号104は多数の透明領域或いは孔(ピンホール)を持った絞りアレイ、符号105、107は、それぞれ絞りアレイ104が配置される位置と標本(ウェーハ)108が置かれる位置に焦点面を持つチューブレンズと対物レンズ、符号106はテレセントリック絞り、符号109は光学軸に垂直な2方向に電動で動かすことが可能なスキヤニングテーブル、符号110は絞りアレイ104の面の像を写像する写像光学、符号111は写像光学110によって写像された像を撮像するTDIセンサである。このTDIセンサ111に本発明を適用する場合、上記フォトセンサ20(図3参照)の配列を絞りアレイ104のピンホールの配列に対応させ、絞りアレイ104のピンホールを通過した観察光線をそのフォトセンサ20で受光させる。そして、スキヤニングテーブル109を移動させて標本108を移動させると共に、これと同期させて、TDIセンサ111の各垂直CCDシフトレジスタ22の各セル22A(図3参照)に蓄積された信号電荷をシフトさせるようする。

【0030】

【発明の効果】以上説明したように本発明に係るイメージセンサによれば、フォトセンサから読み出した電荷をスキャン速度と同期させてスキャン方向に転送するとともに同列のフォトセンサから読み出した同一画像を示す電荷を重畠する。そして、スキャン方向に転送した電荷を所定列おきのライン方向の電荷列に生成し、スキャン方向の各列を転送した電荷を複数の電荷列でライン方向に転送する。この後、各電荷列をそれぞれ独立にデジタル信号に変換し、このデジタル信号に基づいて画像信号を生成する。これにより、1ライン分の画像を示す電荷列を複数の処理回路によりデジタル信号に変換することができるため、1つの処理回路が処理しなければならないデータ量を減少させることができ、スキャン速度を高速にすることができます。

【0031】また、例えば、撮影画像の解像度を向上させるために受光部の前面にピンホールをおいた場合にはピンホールの位置に合わせてフォトセンサを配列すればよいが、このような場合にフォトセンサを複数隣接させて配列すると共に、該複数隣接させて配列したフォトセンサの集合を所定距離以上離間させて配列する構成をとることにより、ピンホールの位置に単に1つのフォトセンサを配列するよりも各受光点における受光面積を大きくすることができ、かつ、1つのフォトセンサの受光面積を大きくした場合に比べて解像度の低下を招くといった不具合もない。更に、フォトセンサの集合を離間させて配列するため、フォトセンサの周辺の回路の位置をずらして各フォトセンサの受光面を大きくすることもできる。

【0032】また、共焦点顕微鏡において上述のようなイメージセンサを使用することにより、共焦点顕微鏡におけるスキャン速度を高速にすることができる。

【図面の簡単な説明】

【図1】図1は、本発明に係るイメージセンサの一実施の形態のセンサ部の構成を示した図である。

【図2】図2は、センサ部のパッチの一部の構成を拡大して示した図である。

【図3】図3は、パッチの所定区画の一部を拡大して示した図である。

【図4】図4は、フォトセンサの配列の一例を示した図である。

【図5】図5は、各パッチの後段に設けられる水平CCDシフトレジスタの構成を示した図である。

【図6】図6はパッチにおける水平転送区画のフォトセンサの配列を示した図である。

【図7】図7は、各パッチの後段に設けられる水平CCDシフトレジスタの構成を示した図である。

【図8】図8は、本発明に係るイメージセンサが適用される共焦点顕微鏡の構成を示した図である。

【符号の説明】

10 10…センサ部

11…被写体

12…パッチ

14…A/D変換器

20…フォトセンサ

22…垂直CCDシフトレジスタ

24…水平CCDシフトレジスタ

26…フローティングキャパシタ

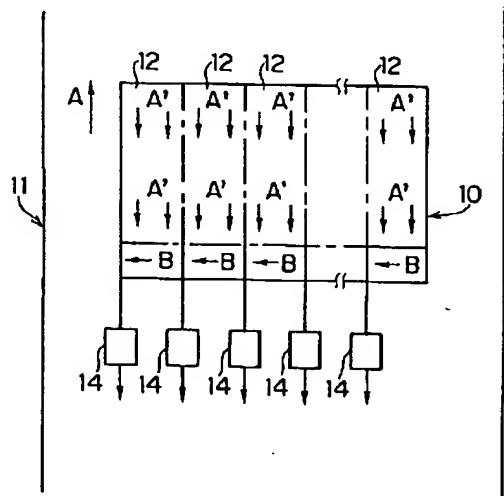
28…プリアンプ

30…A/D変換器

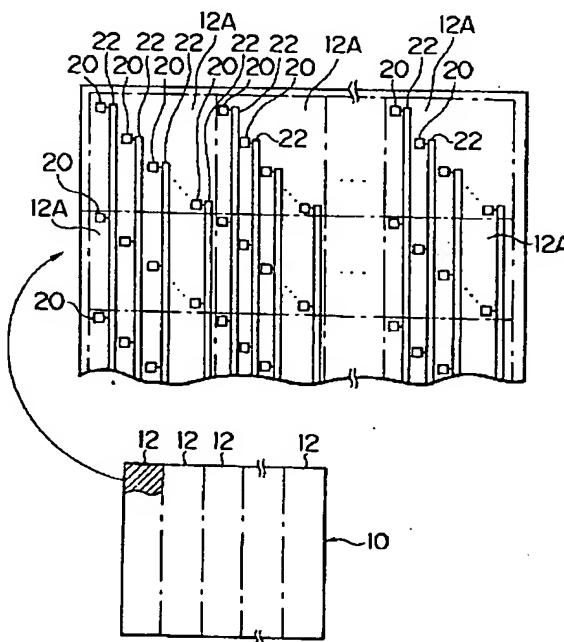
32…CPU

34…メモリ

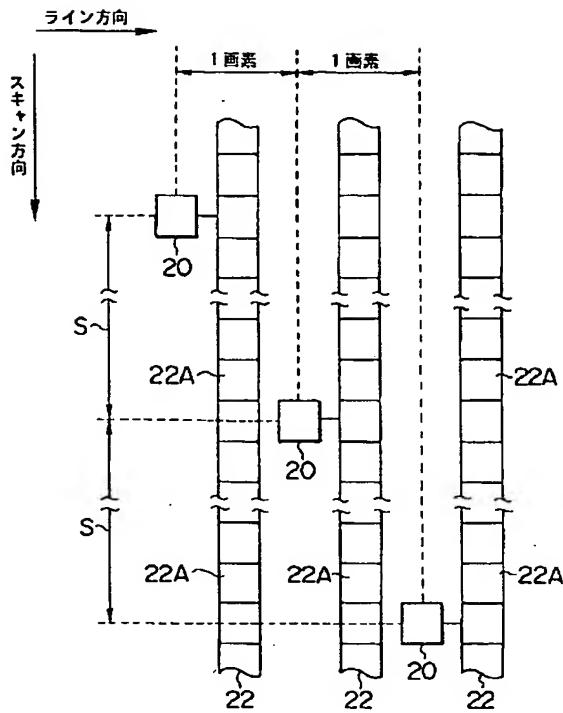
【図1】



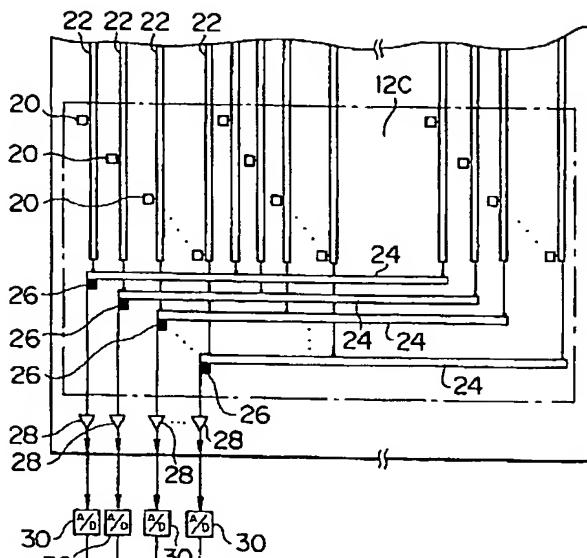
【図2】



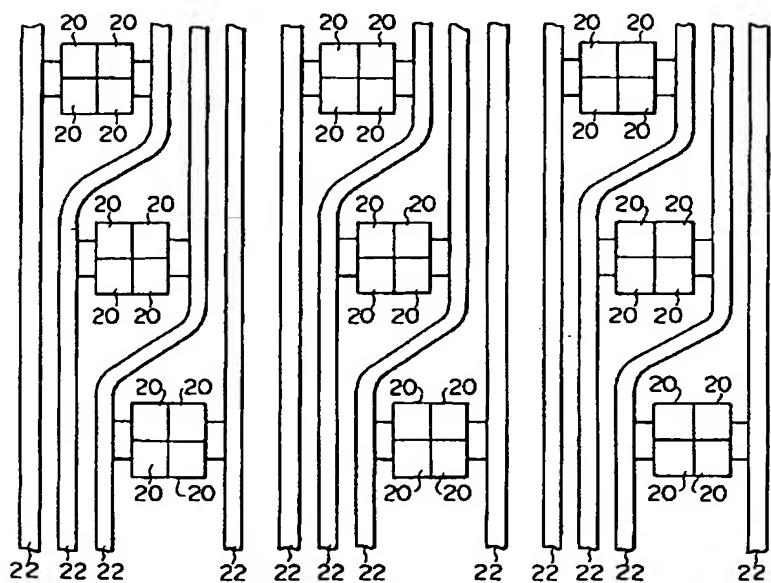
【図3】



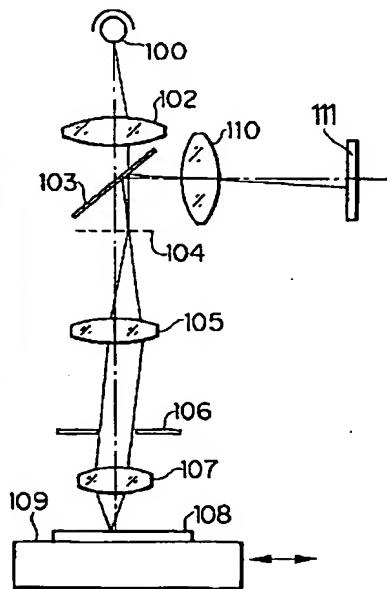
【図7】



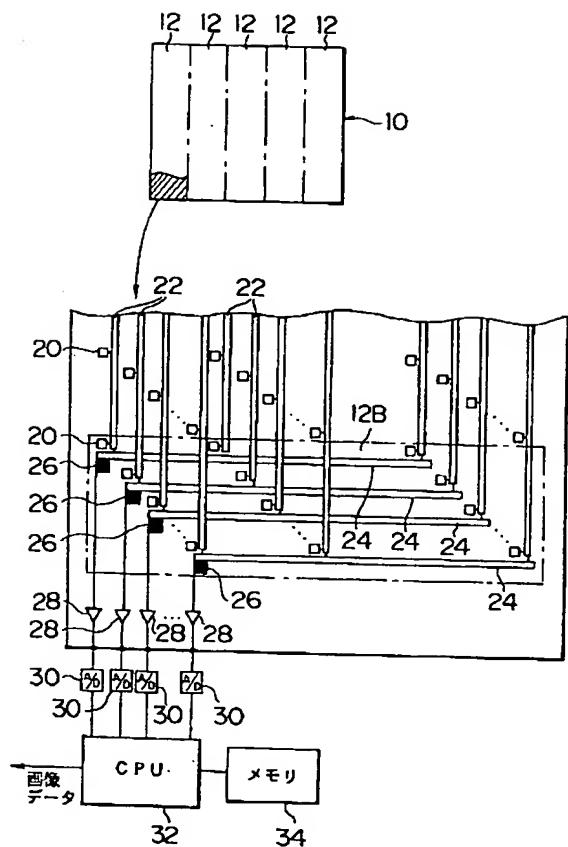
【図4】



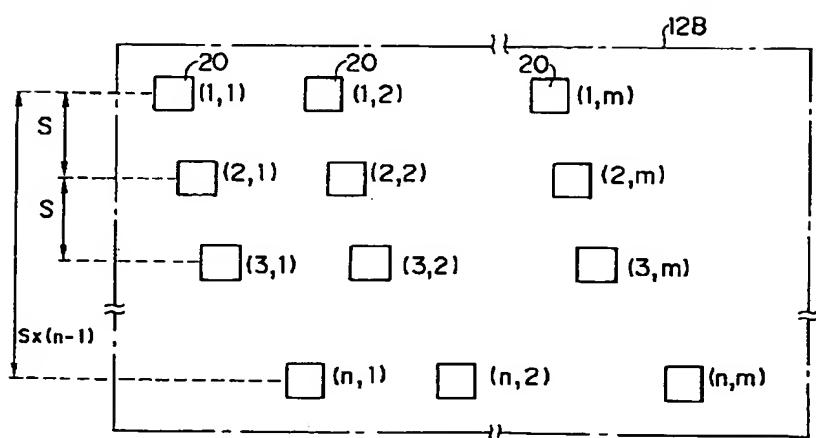
【図8】



【図5】



【図6】



フロントページの続き

F ターム(参考) 5C024 AA01 CA00 CA11 CA16 FA01
FA02 FA11 GA01 GA11 GA48
HA14 HA24
5C072 AA01 BA03 DA02 EA05 FB08
FB17 FB19 RA12 TA05 UA06
5C078 BA01 BA02 CA37 DA13 DB04
DB06 DB17